

類 科：電子工程
科 目：半導體工程
考試時間：2 小時

座號：_____

※注意：(一)可以使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

(三)本科目得以本國文字或英文作答。

- 一、對於 n 型矽半導體，它的電子漂移速度 (drift velocity) 隨著電場增加而線性增加，但在超過某一臨界電場時，此電子漂移速度會趨近飽和值 1×10^7 cm/s，請說明為什麼在高電場時電子漂移速度會趨近飽和？並說明此電子動能的來源或機制。(20 分)
- 二、由 p 型砷化鎵 (GaAs) 半導體與金 (Au) 形成蕭特基界面 (Schottky junction)，假如金的功函數 (work function, $q\phi_m$) 為 4.8 eV，砷化鎵的電子親和力 (electron affinity, $q\chi_{sc}$) 為 4.07 eV，砷化鎵的能隙 (E_g) 為 1.42 eV，砷化鎵的功函數 (work function, $q\phi_{sc}$) 為 5.47 eV。
 - (一)請計算此蕭特基界面的能障值 (barrier height, $q\phi_B$) 與內建電位值 (built-in potential, qV_{bi})。(10 分)
 - (二)請繪出此蕭特基界面的能帶圖，並指出此蕭特基界面的能障與內建電位的位置處。(10 分)
- 三、(一)對於一般的矽材料之 npn 雙極性電晶體設計，都是採用高濃度的射極，低濃度的薄層基極。請說明此低濃度的薄層基極對電晶體的高頻響應有何影響？(10 分)
 - (二)當 npn 雙極性電晶體工作在高集極電流情況下會產生科克效應 (Kirk effect)，請說明此科克效應對電晶體高頻響應的影響。(10 分)
- 四、(一)成長二氧化矽 (SiO_2) 薄膜的方式通常都使用熱氧化法 (thermal oxidation)，熱氧化法又分乾氧化 (dry oxidation) 與濕氧化 (wet oxidation)，請解釋為什麼濕氧化的成長速率大於乾氧化的成長速率？(10 分)
 - (二)在一光學微影製程 (photolithography) 系統，假如透鏡的直徑為 5.0 cm，透鏡至影像的距離為 7.0 cm，若使用的紫外光波長為 350 nm，則此系統的最小線距解析度 (line resolution) 為何？(10 分)

- 五、(一)請說明在使用正光阻與負光阻常用的顯影溶液。(10分)
- (二)請繪出以擴散技術與離子佈植技術的摻雜雜質濃度對半導體深度的分布圖。(10分)